

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-034953**
 (43)Date of publication of application : **05.02.1992**

(51)Int.CI.

H01L 21/68

(21)Application number : **02-140868**
 (22)Date of filing : **30.05.1990**

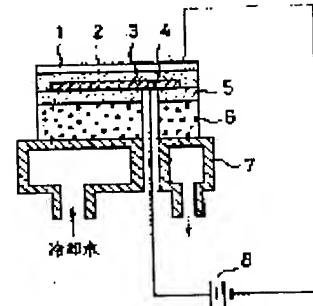
(71)Applicant : **DENKI KAGAKU KOGYO KK**
 (72)Inventor : **KAWASAKI TAKU
 NAKAJIMA MASAHIKO
 NAMEKI MASANOBU**

(54) ELECTROSTATIC CHUCKING PLATE

(57)Abstract:

PURPOSE: To improve the chucking force of a sample such as a silicon wafer by sequentially laminating an insulating layer, a conductor layer and an insulating layer, and forming the insulating layers of the same material by a chemical vapor deposition method.

CONSTITUTION: Either an insulator or a conductor can be used for a substrate 6. It is preferable that a heat conductivity is high. As examples, sintered bodies of AlN, Si₃N₄, BN and the like, a graphite molded body and the like can be listed. It is preferable that the thermal expansion coefficient of a conductor layer 3 is equal to that of an insulating layer so that a voltage is applied and attracting force is generated. The layer 3 should not be deformed and decomposed in a chemical vapor deposition (CVD) step. As examples, high-melting-point metal such as W and Mo, Ni, glass-state carbon and the like are listed. The less thinner thickness of the conductor layer is preferable in order to dissipate heat quickly. The thickness of 1mm or less is adequate. For insulating layers 5 and 2, AlN, Si₃N₄, BN and the like having high dielectric resistance, excellent high-temperature insulation property and high heat conductivity are preferable. It is necessary that the thermal expansion coefficients of the insulating layer 5 and the insulating layer 2 are equal. The layers are formed of the same material by a CVD method. The thickness of about 50 – 500μm is adequate for the insulating layer.



LEGAL STATUS

[Date of request for examination]

Best Available Copy

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開
 ⑫ 公開特許公報 (A) 平4-34953

⑬ Int. Cl. 9
 H 01 L 21/68

識別記号 庁内整理番号
 R 8824-4M

⑭ 公開 平成4年(1992)2月5日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 静電チャック板

⑯ 特願 平2-140868
 ⑰ 出願 平2(1990)5月30日

⑱ 発明者 川崎 卓 福岡県大牟田市新開町1 電気化学工業株式会社大牟田工場内

⑲ 発明者 中島 征彦 福岡県大牟田市新開町1 電気化学工業株式会社大牟田工場内

⑳ 発明者 行木 正信 福岡県大牟田市新開町1 電気化学工業株式会社大牟田工場内

㉑ 出願人 電気化学工業株式会社 東京都千代田区有楽町1丁目4番1号

明細書

1. 発明の名称 静電チャック板

2. 特許請求の範囲

1. 基材(6)表面に絶縁層(5)を介して導体層(3)を設け、かつ導体層(3)を絶縁層(5)と同様の絶縁層(2)で被覆してなる構造を有し、しかも上記絶縁層(5)と(2)は化学気相蒸着法により形成されてなることを特徴とする静電チャック板。

3. 発明の詳細な説明

〔差異上の利点分野〕

本発明は、導電材料や半導体材料からなるシリコンウェハ等の試料を電気的に吸着固定する静電チャック板に関する。

〔従来の技術〕

シリコンウェハにバターシニング等の各種微細加工を施し、多数のトランジスタを形成する集積回路の製作においては、ウェハを平坦な面に確実に固定することが必要である。このため、従来から糊接着式、真空式及び電気式のチャック板が用い

られている。これらのチャックの中で電気的にウェハを吸着固定する静電チャック板は、ウェハの平坦度を良くして固定することができ、ウェハに固定しろを取る必要がなく、しかも真空中での使用が可能であるため、半導体製造技術分野において特に有用である。

従来、静電チャック板は、第2図に示すように、セラミックス焼結体等の基材上に導体層を印刷等で施し、更にこの導体層上に絶縁層を被覆した構造であった。(特開昭62-286247号公報)

しかし、この静電チャック板は、基材をセラミックスの焼結体により、また絶縁層をセラミックスのグラズマ溶射法又は化学気相蒸着法により形成させたものであるため、板りに基材と絶縁層とを同様の材料で構成したとしても、微構造の違いにより熱膨張率等が異なる。そのため、静電チャック板製造時あるいは使用時の加熱・冷却の繰り返しにより、導体層の両面で異なる応力が発生し、絶縁層と導体層との界面で剥離や亀裂が生じチャック力が低下するという問題があった。

特開平4-34953(2)

(発明が解決しようとする課題)

本発明の目的は、上記欠点を解決した静電チャック板を提供することにある。

(課題を解決するための手段)

すなわち、本発明は、基材6表面に絶縁層5を介して導体層3を設け、かつ導体層3を絶縁層5と同種の絶縁層2で被覆してなる構造を有し、しかも上記絶縁層5と2は化学気相蒸着法により形成されてなることを特徴とする静電チャック板である。

本発明の静電チャック板の構造の一例を、第1図に示す。以下、第1図を参照しながらさらに詳しく説明する。

本発明における基材6は、絶縁体、導体いずれでもよいが、製作時あるいは使用時の温度変化等によって絶縁層との界面での亀裂や剥離を生じにくくするため、熱膨張率が絶縁層に近いことが望ましい。さらに使用時にウェハ等の試料に発生した熱を速やかに外部へ放散させるため、熱伝導率が高いことが望ましい。このような基材の例とし

ては、AlN、Si₃N₄、BN等の焼結体や特に熱膨張率が絶縁層に近い高鉛成形体等があげられる。

本発明における導体層3は、電圧を印加して吸着力を発生させるためのものであり、送電層と熱膨張率がほぼ等しいことが望ましい。その理由は、両者の差があまりにも大きいと、製作時あるいは使用時の温度変化等によって絶縁層との界面で亀裂や剥離を生じてチャック力が低下してしまうからである。また、導体層は、化学気相蒸着(CVD)工程において成形、表面を平滑にするものでなければならぬ。このような導体層の例としては、W、Mo等の高融点金属やNi、ガラス状炭素等があげられる。

導体層の厚さは、使用時にウェハ等の試料に発生した熱を速かに基材側へ放散させるために小さいほど良く、1μ以下が適切である。このような導体層の形成方法はW、Moではプラズマ溶射法(「セラミック工学ハンドブック」技術出版社p.2313)、Niでは熱電解めっき法、ガラス状炭素では特開昭63-55183号公報に記載の方法などがあ

げられる。

本発明における絶縁層5及び2はCVD法によって形成される。CVD法では、高純度の成形体が比較的容易に製造できるので、ウェハ等の試料と接触してもそれを汚染することができない。

絶縁層5と2は、絶縁耐力が高く、高温絶縁性に優れ、かつ高熱伝導率であることが望ましい。このことから、絶縁層を構成する物質としては、AlN、Si₃N₄、BN等があげられる。

絶縁層2はウェハ等の試料1と直接接触するのに対し、絶縁層5は導体層3を挟んで絶縁層2と対応している。絶縁層5と絶縁層2の熱膨張率が異なると、静電チャック板製造時あるいは使用時における加熱・冷却の繰り返しにより、導体層の両面で異なる応力が発生して絶縁層や導体層に剥離や亀裂が生じ、チャック力が低下する。従って、本発明では絶縁層5と絶縁層2の熱膨張率は等しいことが必要であり、そのためには、絶縁層5と2は同一材質によるCVD法で形成させる。このように絶縁層5を形成させることにより、従来使

用が困難であった高鉛などの導電性物質を基材として用いることが可能となる。

CVD法は、原料ガスを反応させ、基材上に膜状の固体物質を形成させる方法であり、例えばAlNの場合は、温度900~1300℃、圧力0.5~1.0 torrの条件でAl₂O₃ガスとNH₃ガスを反応させることにより行うことができる。

CVD法では緻密な膜を薄く均一に形成させることができる。

静電チャックの吸着力Fは、一般に次式で示され、絶縁層の厚さの2乗に反比例する。

$$F = \frac{1}{2} \cdot \epsilon \cdot \epsilon_r \cdot S \cdot \left(\frac{V}{t} \right)^2$$

ε : 真空の誘電率

ε_r : 絶縁層の比誘電率

S : 対向面積

V : 印加電圧

t : 絶縁層の厚さ

上式よりウェハ等の試料に接する絶縁層2は薄

特開平4-34953 (3)

いほど吸着力が大きくなる。しかしながらあまりにも薄すぎると絶縁破壊を生じやすくなるので絶縁層2の厚さは、50～500μm程度が適切である。一方、絶縁層5の厚さについては、ウェハ等の試料に発生した熱を速やかに放散させるため、薄いほうがよい。しかしながら、絶縁層2と同様にあまりにも薄すぎると絶縁破壊が生じやすくなるので、やはり50～500μm程度が適切である。

本発明の静電チャック板を冷却水の循環機能等温度制御機能を備えた支持台7に取り付けウェハ等の試料の温度を制御する。

【実施例】

以下、実施例と比較例をあげてさらに具体的に本発明を説明する。

実施例1～10

厚さ10μmの基材上に第1表に示す条件のCVD法で絶縁層5を形成した。次いで導体層3を形成し、更にCVD法で絶縁層2を形成して第1図に示す静電チャック板を製造し、以下の性能評価を

実施した。

その結果を第2表に示す。

- ① 膜厚の測定は②～④の評価終了後、基材とともに切断し、切断面の膜厚を実体顕微鏡を用いて測定した。
- ② 基材の熱膨張係数は、5×5×20mmのブロックを切り出し、測定器（セイコー電子工業製「TMA-300 J」）を用いて室温～1000℃までの熱膨張率を測定し、平均熱膨張係数を求めた。
- ③ チャック力（静電吸引力）の測定は、第1図に示したように、静電チャック板に5インチのシリコンウェハの試料1をセットし、導体層3に直流電源8を用いて2kVの電圧を印加し、静電吸引力によりシリコンウェハをチャックさせた状態で引張試験機（東洋精機製作所製「ストログラフW」）を用いてシリコンウェハを静電チャック板から引き離す際の引張強度を測定し、それをチャック力とした。
- ④ シリコンウェハの温度制御性は、ドライエッ

チング装置において、エッティング処理におけるシリコンウェハの温度上昇の挙動で評価した。すなわち、25℃の冷却水を循環させた支持台7上に試作した静電チャック板を取り付け、直流電圧2kVを導体層3に印加し、シリコンウェハをチャックした状態で、CHP₁ガスを0.05 torrの下、13.56MHz、1W/cm²の高周波電力を印加してプラズマ化し、ウェハ上のSiO₂膜をエッティング処理した。ウェハの温度をモニタしておき、エッティング開始時から次第に上昇するウェハの温度がエッティング処理中一定温度となるまでの時間とその温度を記録した。

⑤ 絶縁層と導体層界面の亀裂や崩壊は、上記①の切断面を走査型電子顕微鏡（SEM）で観察することにより調べた。

⑥ 上記④でエッティング処理を行ったウェハから、256キロビットの容量をもつメモリーICを製造した。このICをコンピューターに接着して演算を行った。一枚のウェハから製造したすべてのICのうち、誤動作を起こしたICの個

数を求め、全個数に対する割合（%）を算出した。

比較例1～6

厚さ10μmの基材上に直接導体層3を形成し、次いで第1表に示す条件のCVD法で絶縁層2を形成して第2図に示す静電チャック板を製造した。これらの静電チャック板について実施例と同じ物性を測定した。

以上の結果を第2表に示す。

特開平4-34953 (4)

第 1 表

種別	高分子		被覆層S			被覆層S			被覆層2					
	材質	熱膨脹係数 ($\times 10^{-6}/^{\circ}\text{C}$)	材質	CVD条件			材質	熱膨脹係数 ($\times 10^{-6}/^{\circ}\text{C}$)	膜厚 (μm)	材質	CVD条件			
				原料ガス	温度 ($^{\circ}\text{C}$)	圧力 (torr)					原料ガス	温度 ($^{\circ}\text{C}$)	圧力 (torr)	
実験例	1	AlN	4.6	Si ₃ N ₄	Al ₂ Cl ₃ +NH ₃	1000	1	Mo	5.5	50	AlN	Al ₂ Cl ₃ +NH ₃	1000	?
	2	AlN	4.4	Si ₃ N ₄	Al ₂ Cl ₃ +NH ₃	1000	1	Mo	5.5	50	AlN	Al ₂ Cl ₃ +NH ₃	1200	3
	3	AlN	4.4	Si ₃ N ₄	Al ₂ Cl ₃ +NH ₃	1200	3	Si	12.8	50	AlN	Al ₂ Cl ₃ +NH ₃	1200	3
	4	AlN	4.4	Si ₃ N ₄	Al ₂ Cl ₃ +NH ₃	1000	1	Si ₃ N ₄	4.5	50	AlN	Al ₂ Cl ₃ +NH ₃	1000	1
	5	無機	5.2	Si ₃ N ₄	Al ₂ Cl ₃ +NH ₃	1000	1	Si	4.4	50	AlN	Al ₂ Cl ₃ +NH ₃	950	2
	6	Al ₂ SiO ₅	8.0	Al ₂ SiO ₅	Al ₂ Cl ₃ +CO+H ₂	1000	10	Ni	12.8	40	Al ₂ SiO ₅	Al ₂ Cl ₃ +CO+H ₂	1100	12
	7	BN	2.0	BN	SiCl ₄ +NH ₃	1250	3	Si ₃ N ₄	4.5	60	BN	SiCl ₄ +NH ₃	1250	3
	8	Si ₃ N ₄	3.3	Si ₃ N ₄	SiCl ₄ +NH ₃	1300	5	Si ₃ N ₄	4.4	50	Si ₃ N ₄	SiCl ₄ +NH ₃	1300	5
	9	Si ₃ N ₄	3.3	Si ₃ N ₄	SiCl ₄ +NH ₃	1400	1	Si ₃ N ₄	4.5	50	Si ₃ N ₄	SiCl ₄ +NH ₃	1300	5
	10	Si ₃ N ₄	3.3	Si ₃ N ₄	SiCl ₄ +NH ₃	1200	10	Si	4.4	60	Si ₃ N ₄	SiCl ₄ +NH ₃	1400	3
比較例	1	Al ₂ N	4.4	—	—	—	—	Mo	5.5	50	AlN	Al ₂ Cl ₃ +NH ₃	1000	1
	2	Al ₂ N	4.4	—	—	—	—	Mo	5.5	50	AlN	Al ₂ Cl ₃ +NH ₃	1200	3
	3	Al ₂ SiO ₅	8.0	—	—	—	—	Ni	12.8	50	Al ₂ SiO ₅	Al ₂ Cl ₃ +CO+H ₂	1100	12
	4	Si ₃ N ₄	3.3	—	—	—	—	Si	4.4	50	Si ₃ N ₄	SiCl ₄ +NH ₃	1300	5
	5	AlN	4.4	AlN	Al ₂ Cl ₃ +NH ₃	1000	1	Mo	5.5	50	Al ₂ SiO ₅	Al ₂ Cl ₃ +CO+H ₂	1100	12
	6	Si ₃ N ₄	3.3	Si ₃ N ₄	SiCl ₄ +NH ₃	1300	5	Si	4.4	60	AlN	Al ₂ Cl ₃ +NH ₃	1000	1

* GC=ガラス状成長

第 2 表

種別	被覆層S			被覆層2			チャック力 (kg)	ウェハ速度が 一定となるま での時間 (sec)	ウェハ 速度 (cm/min)	界面の電離・ 効率の有無	活動性を 起した割合 (%)
	熱膨脹係数 ($\times 10^{-6}/^{\circ}\text{C}$)	膜厚 (μm)	熱膨脹係数 ($\times 10^{-6}/^{\circ}\text{C}$)	膜厚 (μm)	熱膨脹係数 ($\times 10^{-6}/^{\circ}\text{C}$)	膜厚 (μm)					
実験例	1	5.5	300	5.5	550	4.2	25	35	なし	0	
	2	5.5	420	6.1	710	2.7	35	35	なし	0	
	3	6.0	510	6.0	460	3.6	20	30	なし	0	
	4	5.5	300	5.4	450	3.8	25	35	なし	0	
	5	6.4	420	5.1	450	3.6	30	30	なし	0	
	6	9.4	340	9.8	410	2.2	70	65	なし	1	
	7	2.9	310	2.4	260	2.5	55	60	なし	0	
	8	4.2	310	4.1	330	2.8	45	50	なし	0	
	9	3.8	200	4.2	250	2.9	40	56	なし	0	
	10	4.5	520	4.0	270	2.5	40	55	なし	0	
比較例	1	—	—	5.5	350	0.9	85	75	剝離あり	1	
	2	—	—	6.0	520	0.1	90	80	剝離・電離あり	2	
	3	—	—	6.5	490	0.9	105	100	剝離あり	2	
	4	—	—	4.2	590	1.1	100	85	剝離あり	2	
	5	5.5	900	9.0	600	0.9	85	80	剝離・電離あり	2	
	6	4.2	310	5.5	200	1.2	85	40	剝離あり	1	

特開平4-34953 (5)

〔発明の効果〕

本発明の静電チャック板は、基材上に絶縁層、導体層、絶縁層の3層を順に積層してなる構造であり、該絶縁層が同一の物質でありしかも化学気相蒸着法で形成されているため、熱膨張率の違いによる層間の剥離や亀裂が生じにくく高熱伝導性かつ高純度である。従って、シリコンウェハ等の試料のチャック力が高いので温度制御を正確に行うことができ、しかも不純物の混入を防止できるため、IC製造プロセスにおける成膜、エンチニング等の選択性、制御性が向上でき、ICの歩留りを大幅に高めることができる。

4. 図面の簡単な説明

第1図は本発明の静電チャック板、第2図は従来の静電チャック板の構造を示す断面図である。

1…シリコンウェハ等の試料

2…絶縁層

3…導体層

4…給電部

5…絶縁層

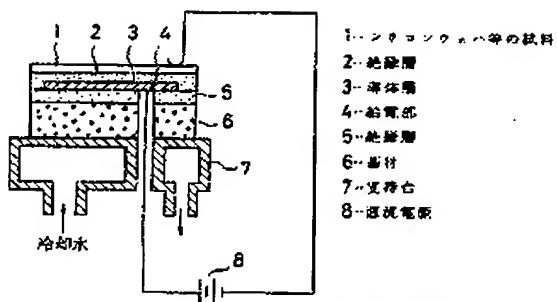
6…基材

7…支持台

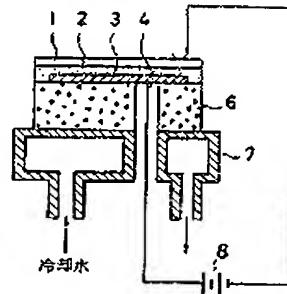
8…直流電源

特許出願人 電気化学工業株式会社

第1図



第2図



特開平4-34953 (5)

(発明の効果)

本発明の静電チャック板は、基材上に絶縁層、導体層、絶縁層の3層を順に積層してなる構造であり、該絶縁層が同一の物質でありしかも化学気相蒸着法で形成されているため、熱膨張率の違いによる層間の剥離や亀裂が生じにくく高熱伝導性かつ高精度である。従って、シリコンウェハ等の試料のチャック力が高いので温度制御を正確に行うことができ、しかも不純物の混入を防止できるため、IC製造プロセスにおける成膜、エッチング等の選択性、制御性が向上でき、ICの歩留りを大幅に高めることができる。

4. 図面の簡単な説明

第1図は本発明の静電チャック板、第2図は従来の静電チャック板の構造を示す断面図である。

1…シリコンウェハ等の試料

2…絶縁層

3…導体層

4…給電部

5…絶縁層

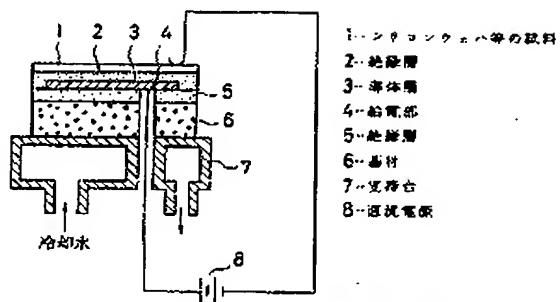
6…基材

7…支持台

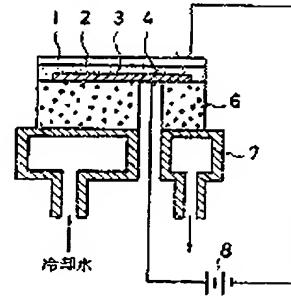
8…直流電源

特許出願人 電気化学工業株式会社

第1図



第2図



特開平4-34953 (5)

(発明の効果)

本発明の静電チャック板は、基材上に絶縁層、導体層、絶縁層の3層を順に積層してなる構造であり、該絶縁層が同一の物質でありしかも化学気相蒸着法で形成されているため、熱膨張率の違いによる層間の剥離や亀裂が生じにくく高熱伝導性かつ高純度である。従って、シリコンウェハ等の試料のチャック力が高いので温度制御を正確に行うことができ、しかも不純物の混入を防止できるため、IC製造プロセスにおける成膜、エッチング等の遅延性、制御性が向上でき、ICの歩留りを大幅に高めることができる。

4. 図面の簡単な説明

第1図は本発明の静電チャック板、第2図は従来の静電チャック板の構造を示す断面図である。

1…シリコンウェハ等の試料

2…絶縁層

3…導体層

4…給電部

5…絶縁層

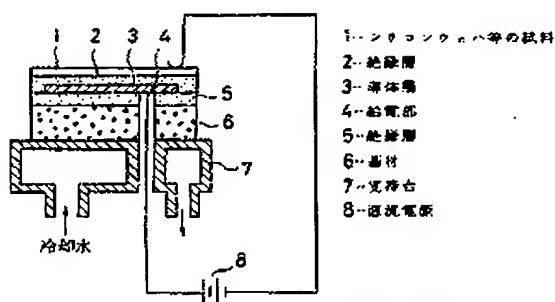
6…基材

7…支持台

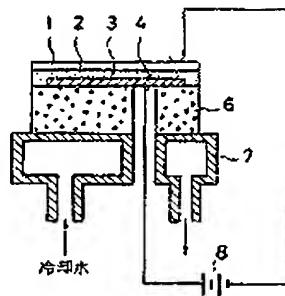
8…直流電源

特許出願人 電気化学工業株式会社

第1図



第2図



昭 60.2.2 発行

特許法第17条の2の規定による補正の掲載

昭和 52 年特許第 118798 号(特願昭 54-59936 号 昭和 54 年 5 月 15 日 発行 公開特許公報 54-600 号掲載)については特許法第17条の2の規定による補正があるので下記のとおり掲載する。 2(4)

請求項	識別記号	序内整理番号
1	B41J 3/04	7612-20

5. 補正の効果

明 和 54

6. 補正の内容

「特許請求の範囲」の項を特許の添付図面する。

7. 特許請求の目次

特許請求の範囲を記載した書面 1 頁

手続補正書(専用)

昭和 59 年 10 月 2 日

特許庁長官 志賀 学 聲

1. 事件の表示

昭和 52 年 特許第 118798 号

2. 発明の名称

記号法及びその装置

3. 補正をする者

事件との関係 補正出願人

住所 東京都大田区下丸子3-30-2

名前 (100) キヤノン株式会社

代表者 賀来 茂三郎

4. 代理人

住所 平成8 東京都大田区下丸子3-30-2

キヤノン株式会社内(電話758-2111)

氏名 (8867) 井澤 壮一郎

特許請求の範囲

(1) 製版装置で西太后被覆膜被覆体の薄化を目的とする装置に而成し前記被覆膜被覆体を所定の方向に取出する為のオリフィスの位置が取付けられ、これ等オリフィスの穴々に対応して前記被覆膜被覆体に接続されてい爰で前記被覆膜被覆体の穴々に、気泡消泡装置等に接続して前記手順により取出される蒸気を源状態に燃焼し、消費された熱を前記被覆膜被覆体より放出される所と本ルート一途前記被覆膜被覆体に作用させて被覆膜被覆化を生じ、被覆膜被覆化に接続して前記オリフィスより取出される前記被覆膜被覆化の前段的装置を形成し、被覆膜被覆化装置に付属する工数機中より前記被覆膜被覆化装置とする組合せ。

(2) 被覆膜被覆体の大きさを文書化させて前記装置エキスパートの監督を受ける前記被覆膜被覆化装置の組合せの組成の組合せの組合せの組合せ。

(3) 前記装置の周波数が1~1000KHzである前記被覆膜被覆装置に記載の組合せ。

(4) 前記被覆膜被覆装置に前記被覆膜被覆化装置を組合せする。

←83→

Best Available Copy

83 60 2. 2 発行

の歴史的開口を有するオリフィスを熱的に充てし、同管路熱交換された熱交換器の運転を停止するノズルと、該ノズルの周囲オリフィスの上流側に設置された電気熱交換器と、該熱交換器に熱交換器本体を供給する熱供給装置と、同熱供給装置の入力に応じて所定の熱交換器本体を駆動するための回転装置とする熱交換装置と、空気循環装置を特徴とする熱交換装置。

(6) 直轄ノオルは、少なくともその一部がミテ
ミツタスが編成されて、古時野國の級別等
1項に記載の範囲外。

(8) 通航ノ大事故、勿論くともその一部がガラ又て構成されてゐる新幹線車の原因等4項目に該当する範囲範囲。

(7) 頭部ノアルカリ性由される脳膜に覆しない
脳膜胶体を拘束するガーネット有する鉛鉱精選
の範囲を頭に冠せの記録装置。)

Best Available Copy

~~434-2~~ - 2